

SON-2050

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Patent Application of)

Hisao HAYASHI)

)ATT: APPLICATION BRANCH

Serial No. To be assigned)

Filed: March 16, 2001)

For: THIN FILM SEMICONDUCTOR DEVICE AND)
MANUFACTURING METHOD THEREOF)

Jc971 U.S. PTO
09/808957
03/16/01

#3
6-23-01
Payton

CLAIM TO PRIORITY UNDER 35 USC 119

Commissioner for Patents
Washington, D.C. 20231

Sir:

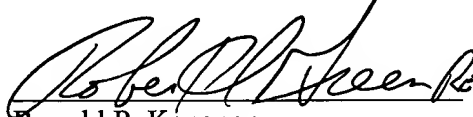
The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of priority provided under 35 U.S.C. 119 is hereby claimed:

Japanese Patent Appl. No. 2000-075755 filed March 17, 2000

In support of this claim, filed herewith is a certified copy of said original foreign application.

Respectfully submitted,

Date: March 16, 2001

for  Reg No. 41,800
Ronald P. Kananen
Registration No. 24,104

RADER, FISHMAN & GRAUER, PLLC

Lion Building
1233 20th Street, N.W.
Washington, D.C. 20036
Tel: (202) 955-37650
Customer No. 23353

S01P0287 US 00

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC971 U.S. PTO
09/808957
03/16/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2000年 3月17日

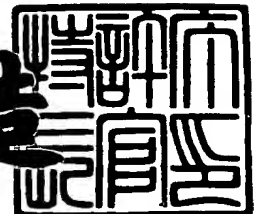
出 願 番 号
Application Number: 特願2000-075755

出 願 人
Applicant(s): ソニー株式会社

2000年12月22日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3107429

【書類名】 特許願

【整理番号】 0000060806

【提出日】 平成12年 3月17日

【あて先】 特許庁長官 殿

【国際特許分類】 G09F 9/30

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 林 久雄

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100092336

【弁理士】

【氏名又は名称】 鈴木晴敏

【電話番号】 0466-54-2640

【手数料の表示】

【予納台帳番号】 010191

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709206

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を準備する準備工程と、

該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着する接着工程と、

該製造用基板によって補強された状態で該製品用基板の表面に少なくとも薄膜トランジスタを形成する形成工程と、

使用済みとなった該製造用基板を該製品用基板から分離する分離工程とを行う薄膜半導体装置の製造方法。

【請求項 2】 前記準備工程は、無機材料からなる製造用基板と有機材料からなる製品用基板を準備する請求項 1 記載の薄膜半導体装置の製造方法。

【請求項 3】 前記形成工程は、有機材料からなる製品用基板の表面に防湿性の膜を形成した後、その上に薄膜トランジスタを形成する請求項 2 記載の薄膜半導体装置の製造方法。

【請求項 4】 前記接着工程は、剥離可能な状態で塗布された接着剤を用いて該製造用基板を該製品用基板に接着する請求項 1 記載の薄膜半導体装置の製造方法。

【請求項 5】 薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を準備する準備工程と、

該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着する接着工程と、

該製造用基板によって補強された状態で該製品用基板の表面に薄膜トランジスタ及び画素電極を形成する形成工程と、

使用済みとなった該製造用基板を該製品用基板から分離する分離工程と、

該分離工程の前又は後で、あらかじめ対向電極が形成された対向基板を所定の

間隙で該画素電極が形成された製品用基板に接合し、且つ該間隙に液晶を注入する組立工程とを行う

液晶表示装置の製造方法。

【請求項 6】 前記準備工程は、無機材料からなる製造用基板と有機材料からなる製品用基板を準備する請求項 5 記載の液晶表示装置の製造方法。

【請求項 7】 前記形成工程は、有機材料からなる製品用基板の表面に防湿性の膜を形成した後、その上に薄膜トランジスタを形成する請求項 6 記載の液晶表示装置の製造方法。

【請求項 8】 前記接着工程は、剥離可能な状態で塗布された接着剤を用いて該製造用基板を該製品用基板に接着する請求項 5 記載の液晶表示装置の製造方法。

【請求項 9】 薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を準備する準備工程と、

該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着する接着工程と、

該製造用基板によって補強された状態で該製品用基板の表面に薄膜トランジスタ及びエレクトロルミネッセンス素子を形成する形成工程と、

使用済みとなった該製造用基板を該製品用基板から分離する分離工程とを行うエレクトロルミネッセンス表示装置の製造方法。

【請求項 10】 前記準備工程は、無機材料からなる製造用基板と有機材料からなる製品用基板を準備する請求項 9 記載のエレクトロルミネッセンス表示装置の製造方法。

【請求項 11】 前記形成工程は、有機材料からなる製品用基板の表面に防湿性の膜を形成した後、その上に薄膜トランジスタ及びエレクトロルミネッセンス素子を形成する請求項 10 記載のエレクトロルミネッセンス表示装置の製造方法。

【請求項 12】 前記接着工程は、剥離可能な状態で塗布された接着剤を用いて該製造用基板を該製品用基板に接着する請求項 9 記載のエレクトロルミネ

センス表示装置の製造方法。

【請求項 1 3】 薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を用い、該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着し、該製造用基板によって補強された状態で該製品用基板の表面に少なくとも薄膜トランジスタを形成し、且つ使用済みとなった該製造用基板を該製品用基板から切り離した構造を有する薄膜半導体装置。

【請求項 1 4】 無機材料からなる製造用基板と有機材料からなる製品用基板を用いた請求項 1 3 記載の薄膜半導体装置。

【請求項 1 5】 有機材料からなる製品用基板の表面に防湿性の膜を形成した後、その上に薄膜トランジスタを形成した請求項 1 4 記載の薄膜半導体装置。

【請求項 1 6】 薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を用い、該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着し、該製造用基板によって補強された状態で該製品用基板の表面に薄膜トランジスタ及び画素電極を形成し、あらかじめ対向電極が形成された対向基板を所定の間隙で該画素電極が形成された製品用基板に接合し、且つ該間隙に液晶を保持すると共に、使用済みとなった該製造用基板を該製品用基板から切り離した構造を有する液晶表示装置。

【請求項 1 7】 無機材料からなる製造用基板と有機材料からなる製品用基板を用いる請求項 1 6 記載の液晶表示装置。

【請求項 1 8】 有機材料からなる製品用基板の表面に防湿性の膜を形成した後、その上に薄膜トランジスタを形成する請求項 1 7 記載の液晶表示装置。

【請求項 1 9】 薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を用い、該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着し、該製造用基板によって補強された状態で該製品用基板の表面に薄膜トランジスタ及びエレクトロルミネッセンス素子を形成すると共に、使用済みとなった該製造用基板を該製品用基板から切り離した構造を有するエレクトロルミ

ネッセンス表示装置。

【請求項 2 0】 無機材料からなる製造用基板と有機材料からなる製品用基板を用いる請求項 1 9 記載のエレクトロルミネッセンス表示装置。

【請求項 2 1】 有機材料からなる製品用基板の表面に防湿性の膜を形成した後、その上に薄膜トランジスタ及びエレクトロルミネッセンス素子を形成した請求項 2 0 記載のエレクトロルミネッセンス表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は薄膜半導体装置及びその製造方法に関する。より詳しくは、薄膜トランジスタを集積形成する基板の構成に関する。

【 0 0 0 2 】

【従来の技術】

一般に、薄膜半導体装置はガラスなどからなる絶縁基板上に薄膜トランジスタを集積形成したものである。薄膜トランジスタを形成する為には、CVD（化学気相成長）、洗浄、熱処理などの工程を経なければならない。異なった工程を順次行なっていく為、基板を各プロセスのステージ間で搬送する必要がある。基板に反りなどの変形があるとロボットを用いた自動搬送ができなくなってしまう。この為、薄膜半導体装置用の基板としては、薄膜トランジスタの形成温度に耐え得る耐熱性が必要である。又、運搬時に反り変形などが生じない様に規定以上の厚みが必要である。

【 0 0 0 3 】

【発明が解決しようとする課題】

一方、薄膜半導体装置を部品に使った製品としては、例えばアクティブマトリクス型の液晶ディスプレイが挙げられる。液晶ディスプレイを携帯用機器に用いる場合には、薄膜半導体装置として軽量で且つ破損しにくい構成が要求される。この為、基板に要求される製造条件と製品条件とが一致しない場合が多く、製品に対して市場からの不満があった。前述した様に、耐熱性等の製造条件から見ると、基板はガラスを用いることが適している。しかし、製品条件として見ると、

ガラス基板は重く割れ易いという欠点がある。パームトップコンピュータや携帯電話器などの携帯用電子機器に使用する液晶ディスプレイでは、可能な限り安価で、軽く且つ多少の変形にも耐え、落としても割れにくい材質が望ましい。現実には、ガラス基板は重く、変形に弱く、且つ落下による破壊の恐れがある。つまり、製造条件から来る制約と製品に要求される好ましい特性との間に溝があり、これら双方の条件や特性を満足させることは困難であり、解決すべき課題となっている。

【0004】

従来から、この課題を解決する為に種々の方策が提案されている。例えば、薄膜トランジスタのプロセス温度を可能な限り下げて、プラスチック基板を用いる試みが成されている。しかし、プラスチック基板はガラス基板に比べ変形が大きく、現在のところ満足のいく製品は得られていない(N. D. Young, et al., Euro Display' 96 Digest, 555, 1996)。又、仮の基板に一旦薄膜トランジスタを形成した後、これを別の基板に転写する対策も提案されており、例えば特開平11-243209号公報に開示されている。しかしながら、この方法は転写工程が複雑であり生産性に問題がある。又、薄膜トランジスタを形成する時に用いる仮基板と、製品として薄膜トランジスタを搭載する基板が異なる為、応力などの問題で薄膜トランジスタの特性変動が生じ易い。

【0005】

【課題を解決するための手段】

上述した従来の技術の課題を解決する為に以下の手段を講じた。即ち、本発明は、薄膜半導体装置を製造する為に、薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を準備する準備工程と、該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着する接着工程と、該製造用基板によって補強された状態で該製品用基板の表面に少なくとも薄膜トランジスタを形成する形成工程と、使用済みとなった該製造用基板を該製品用基板から分離する分離工程とを行なう。好ましくは、前記準備工程は、無機材料からなる製造用基板と有

機材料からなる製品用基板を準備する。場合によっては、前記形成工程は、有機材料からなる製品用基板の表面に防湿性の膜を形成した後、その上に薄膜トランジスタを形成する。又、前記接着工程は、剥離可能な状態で塗布された接着剤を用いて該製造用基板を該製品用基板に接着する。

【 0 0 0 6 】

又本発明は、液晶表示装置を製造する為に、薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を準備する準備工程と、該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着する接着工程と、該製造用基板によって補強された状態で該製品用基板の表面に薄膜トランジスタ及び画素電極を形成する形成工程と、使用済みとなった該製造用基板を該製品用基板から分離する分離工程と、該分離工程の前又は後で、あらかじめ対向電極が形成された対向基板を所定の間隙で該画素電極が形成された製品用基板に接合し且つ該間隙に液晶を注入する組立工程とを行なう。

【 0 0 0 7 】

更に本発明は、エレクトロルミネッセンス表示装置を製造する為に、薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を準備する準備工程と、該製品用基板を裏から支持するために該製造用基板を該製品用基板に接着する接着工程と、該製造用基板によって補強された状態で該製品用基板の表面に薄膜トランジスタ及びエレクトロルミネッセンス素子を形成する形成工程と、使用済みとなった該製造用基板を該製品用基板から分離する分離工程とを行なう。

【 0 0 0 8 】

本発明によれば、薄膜トランジスタを形成する前の準備段階で、予めプラスチックなどからなる製品用基板にガラスなどからなる製造用基板を貼り合わせ、補強しておく。しかる後に、プラスチックなどからなる製品用基板の上に薄膜トランジスタを集積形成する。この際、プラスチックなどからなる製品用基板はガラスなどからなる製造用基板で裏打ちされているので、全体としてロボット搬送に耐え得る剛性を備えている。しかる後、薄膜トランジスタの製造プロセスを完了

した時点で、使用済みとなった製造用基板を製品用基板から切り離す。最終的に、薄膜トランジスタは薄く軽量の製品用基板のみで支持されることになる。プラスチック基板を用いたアクティブマトリクス型の液晶ディスプレイなどは携帯用機器への応用に好適である。

【 0 0 0 9 】

【発明の実施の形態】

以下図面を参照して本発明の実施の形態を詳細に説明する。図 1 は本発明に係る薄膜半導体装置の製造方法を示す模式的な工程図の一例である。まず、(A)に示す様に、薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板 2 0 及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板 1 を準備する。この準備工程では、例えばガラスなどの無機材料からなる製造用基板 2 0 とプラスチックなどの有機材料からなる製品用基板 1 を準備する。本実施形態では、製造用基板 2 0 として無アルカリガラスを使用する。無アルカリガラスの耐熱性は 5 0 0 ℃ 程度である。製造用基板 2 0 の厚みは、例えば 0 . 7 m m が標準的である。0 . 5 m m まで薄型化しても、製造プロセス上特に問題はない。尚、本実施形態では無アルカリガラスを用いているが、これに代えてステンレススチールなどの金属板、プラスチック板、石英などを用いることもできる。一方、製品用基板 1 としては、薄膜トランジスタのプロセス温度に耐える程度の耐熱性が必要であり、製造用基板 2 0 よりも薄くて軽いことが条件となる。本実施形態では、プラスチック材料を用いており、その厚みは 0 . 1 m m から 0 . 5 m m 程度である。特に、耐熱性に優れたポリエーテルスルホン樹脂 (P E S) 、ポリエチレンテレフタレート樹脂、アートン樹脂などが用いられる。ポリエーテルスルホン樹脂はその耐熱性が 2 5 0 ℃ 程度に達する。尚、製品用基板 1 に用いるプラスチックフィルムは単層でもよく、場合によっては積層ラミネート構造であってもよい。特に透過型のディスプレイではなく反射型のディスプレイに用いる場合には、プラスチックに代えて金属板を用いることもできる。但し、金属板を使う時には、表面は絶縁状態になっている必要がある。例えば、アルミニウムの板を製品用基板 1 に用いる場合は、予めその表面を酸化してアルミナで被覆しておくことが必要である。

【 0 0 1 0 】

引き続き (A) に示す様に、製品用基板 1 を裏から支持する為に製造用基板 2 0 を製品用基板 1 に接着する。この接着工程は、例えば剥離可能な状態で塗布された接着剤 2 1 を用いて製造用基板 2 0 を製品用基板 1 に接着する。本実施形態では、接着剤 2 1 として耐熱性の樹脂を塗布する。この樹脂は薄膜トランジスタ形成時の熱に耐え得る必要がある為、ポリイミド系、シリコン系又はテフロン系の樹脂を用いる。但し、薄膜トランジスタのプロセス温度を下げることにより、種々の接着剤を用いることが可能である。塗布は、液状の材料をスピンコートや印刷などの方法で行なう。これに代えて、フィルム状の接着剤を一方の基板の表面に貼り合わせ、熱で溶かして塗布するなどの方法がある。この接着剤 2 1 は、有機材料に限られることはなく、シリコンやゲルマニウム更には金属（鉛、アルミニウム、モリブデン、ニッケル、錫など）でもよい。これらの材料を用いた場合は、スパッタ法などで一方の基板に成膜し、レーザ照射などで溶かしながら他方の基板と接着することになる。尚、製品用基板 1 としてアルミニウムの板を採用した場合は、特に接着剤 2 1 を用いなくても、アルミニウムからなる製品用基板 1 とガラスからなる製造用基板 2 0 を直接レーザなどの光エネルギーを使って接合することも可能である。

【 0 0 1 1 】

続いて (B) に示す様に、製造用基板 2 0 によって補強された状態で製品用基板 1 の表面に薄膜トランジスタ 3 などの薄膜デバイスを集積形成する。具体的には、まずタンタルやモリブデンなどの金属をスパッタ法などで成膜した後、等方性のドライエッチングでパタニングし、ゲート電極 5 に加工する。続いて、例えばプラズマ CVD 法 (PE-CVD 法) で SiO_2 を例えば 100~200 nm の厚みで堆積し、ゲート電極 5 を被覆するゲート絶縁膜 4 とする。更にその上に、非晶質シリコンを例えば 20~60 nm の厚みで堆積して半導体薄膜 2 を設ける。同一の成膜チャンバで真空を破らずに絶縁膜 4 及び半導体薄膜 2 を連続成長させることができる。この後、例えば波長 308 nm の XeCl エキシマレーザ光を極短時間照射して半導体薄膜 2 の結晶化を図る。レーザ光のエネルギーによって非晶質シリコンが溶融し、固まる時に多結晶シリコンとなる。レーザ光の照

射時間は極めて短い為、製品用基板 1 にダメージを与えることはない。この後、半導体薄膜 2 の上にレジストを塗布し、遮光性を有するゲート電極 5 をマスクとして裏面露光を行なうことにより、セルフアライメントでゲート電極 5 に整合したマスクを得ることができる。ここで、このマスクを介してイオンドーピング法により不純物（例えば磷）を比較的低濃度で半導体薄膜 2 に注入する。更に、マスクとその周辺を別のフォトレジストで被覆した後、比較的高濃度で不純物（例えば磷）をイオンドーピング法により半導体薄膜 2 に注入する。これにより、ソース領域 S 及びドレイン領域 D が形成される。又、ゲート電極 5 の直上には予め閾値調整用の P 型不純物（例えばボロン）が注入されたチャネル領域 C_h が残される。チャネル領域 C_h とソース領域 S 及びドレイン領域 D との間には磷などの N 型不純物が比較的低濃度で注入された L D D 領域が残される。この後、不要になったフォトレジストは除去される。イオンドーピング法はプラズマ状態のイオンを一気に電界加速して半導体薄膜 2 にドーピングするものであり、短時間で処理できる。続いて、ドーピングされた原子を活性化する為に再度レーザ光を照射する。結晶化と同一方法であるが、結晶を大きくする必要がない為弱いエネルギーで十分である。この後、配線間の絶縁の為に例えば S i O₂ を堆積して層間膜 9 とする。この層間膜 9 にコンタクトホールを開口した後、金属アルミニウムなどをスパッタで堆積し、所定の形状にパタニングして配線 1 0 に加工する。以下、アクティブマトリクス型液晶ディスプレイ用の薄膜半導体装置を製造する場合には、必要に応じて保護膜 1 2 や画素電極 1 4 を形成する。更には、予め対向電極が形成された対向基板を所定の間隙で、画素電極 1 4 が形成された製品用基板 1 に接合し、且つ間隙に液晶を注入する組立工程を行なう。一方、アクティブマトリクス型の有機エレクトロルミネッセンスディスプレイにこの薄膜半導体装置を用いる場合には、画素電極 1 4 の上に予め有機エレクトロルミネッセンス素子を形成しておく。

【 0 0 1 2 】

最後に図 2 に示す様に、使用済みとなった製造用基板 2 0 を製品用基板 1 から分離する分離工程を行なう。具体的には、製造用基板 2 0 と製品用基板 1 の間に存在する接着剤を溶剤中において溶解することにより、両基板の分離が可能にな

る。用いる溶剤は接着剤の材質によって異なる。一般に、この接着剤の層は非常に薄く溶剤が浸入するまで時間がかかる。そこで、超音波やレーザ光などのエネルギーを用いて、接着剤の溶解を促進することが効果的である。尚、先の接着工程で、接着剤を基板の全面に均一に塗布する必要はない。むしろ、離散的に接着剤を塗布することで、溶剤を用いた溶解が容易になる。この様にして、最終的な製品にはプラスチックなどからなる製品用基板 1 のみが残される為、軽量で薄型のディスプレイなどが実現できる。尚、液晶ディスプレイを作成する場合は、前述した組立工程を製造用基板 2 0 の分離後に行なってもよい。

【 0 0 1 3 】

上述した実施形態は、基板 1 の上にボトムゲート構造の薄膜トランジスタを形成した。これに代えて、トップゲート構造の薄膜トランジスタを集積形成することもできる。この実施形態を図 3 に示す。尚、理解を容易にする為、図 1 及び図 2 に示した先の実施形態と対応する部分には対応する参照番号を付してある。図示する様に、トップゲート構造の薄膜トランジスタは、多結晶シリコンなどからなる半導体薄膜 2 の上にゲート絶縁膜 4 を介してゲート電極 5 が形成されている。尚、本実施形態では、製品用基板 1 と薄膜トランジスタとの間に予め防湿性のバフファ膜 3 0 が形成されている。このバフファ膜 3 0 は C V D 又はスパッタ法で成膜されたシリコン酸化膜或いはシリコン窒化膜から成り、製品用基板 1 を通過する水分の遮断を行なうと共に、基板からの不純物の侵入を抑制する。製品用基板 1 としてプラスチックを用いた場合には、特に防湿対策としてバフファ膜を形成することが好ましい場合がある。

【 0 0 1 4 】

図 4 は、本発明に係る薄膜半導体装置を駆動基板として組み立てられたアクティブマトリクス型液晶表示装置の一例を示す模式的な斜視図である。この液晶表示装置は製品用基板 1 と対向基板 6 0 との間に液晶 5 0 を保持したパネル構造となっている。製品用基板 1 には画素アレイ部と周辺回路部とが上記と同様の薄膜トランジスタにより集積形成されている。周辺回路部は垂直走査回路 4 1 と水平走査回路 4 2 とに分かれている。又、製品用基板 1 の上端側には外部接続用の端子電極 4 7 も形成されている。各端子電極 4 7 は配線 4 8 を介して垂直走査回路

4 1 及び水平走査回路 4 2 に接続している。画素アレイ部には互いに交差するゲート配線 4 3 と信号配線 1 0 が形成されている。ゲート配線 4 3 は垂直走査回路 4 1 に接続し、信号配線 1 0 は水平走査回路 4 2 に接続している。両配線 4 3, 1 0 の交差部には画素電極 1 4 とこれを駆動する薄膜トランジスタ 3 とが形成されている。一方、対向基板 6 0 の内表面には図示しないが対向電極が形成されている。製品用基板 1 としてプラスチックを用い、対向基板 6 0 として同じくプラスチック材料を用いれば、極めて軽量で破損に強いパネルが得られる。

【 0 0 1 5 】

図 5 は、本発明に係る薄膜半導体装置を駆動基板として組み立てられたアクティブマトリクス型のエレクトロルミネッセンス表示装置を示す模式的な部分断面図である。本実施形態は、画素として有機エレクトロルミネッセンス素子 O L E D を用いている。O L E D は陽極 A、有機層 1 1 0 及び陰極 K を順に重ねたものである。陽極 A は画素毎に分離しており、例えばクロムからなり基本的に光反射性である。陰極 K は画素間で共通接続されており、例えば金属層 1 1 1 と透明導電層 1 1 2 の積層構造であり、基本的に光透過性である。係る構成を有する O L E D の陽極 A / 陰極 K 間に順方向の電圧 (1 0 V 程度) を印加すると、電子や正孔などのキャリアの注入が起こり、発光が観測される。O L E D の動作は、陽極 A から注入された正孔と陰極 K から注入された電子により形成された励起子による発光と考えられる。

【 0 0 1 6 】

一方、O L E D を駆動する薄膜トランジスタ 3 は、プラスチックなどからなる製品用基板 1 の上に形成されたゲート電極 5 と、その上に重ねられたゲート絶縁膜 4 と、このゲート絶縁膜 4 を介してゲート電極 5 の上方に重ねられた半導体薄膜 2 とからなる。この半導体薄膜 2 は例えばレーザアニールにより結晶化されたシリコン薄膜からなる。薄膜トランジスタ 3 は O L E D に供給される電流の通路となるソース領域 S、チャネル領域 C h 及びドレイン領域 D を備えている。チャネル領域 C h は丁度ゲート電極 5 の直上に位置する。このボトムゲート構造を有する薄膜トランジスタ 3 は層間膜 9 により被覆されており、その上には配線 1 0 が形成されている。これらの上には別の層間膜 1 1 を介して前述した O L E D が

成膜されている。このOLEDの陽極Aは配線10を介して薄膜トランジスタ3に電気接続されている。

【0017】

【発明の効果】

以上説明したように、本発明によれば、薄膜トランジスタを形成するプロセスに耐え得る特性を有する製造用基板及び薄膜トランジスタを直接搭載するに適した特性を有する製品用基板を用い、製品用基板を裏から支持する為に製造用基板を製品用基板に接着し、製造用基板によって補強された状態で製品用基板の表面に少なくとも薄膜トランジスタを形成し、且つ使用済みとなった製造用基板を製品用基板から切り離した構造としている。製造段階では、接着により補強された基板の上に薄膜トランジスタを集積形成するので、基板のハンドリングなどが容易となり、プロセスの安定化に寄与できる。一方、製品が完成した段階では、使用済みとなった製造用基板を切り離す為、製品自体は軽量且つ薄型化される。又、切り離された製造用基板は再度薄膜トランジスタ製造プロセスに投入でき、資源のリサイクルが可能になる。

【図面の簡単な説明】

【図1】

本発明に係る薄膜半導体装置の製造方法を示す工程図である。

【図2】

本発明に係る薄膜半導体装置の製造方法を示す工程図である。

【図3】

本発明に係る薄膜半導体装置の他の実施形態を示す部分断面図である。

【図4】

本発明に係る液晶表示装置を示す斜視図である。

【図5】

本発明に係るエレクトロルミネッセンス表示装置を示す模式的な断面図である。

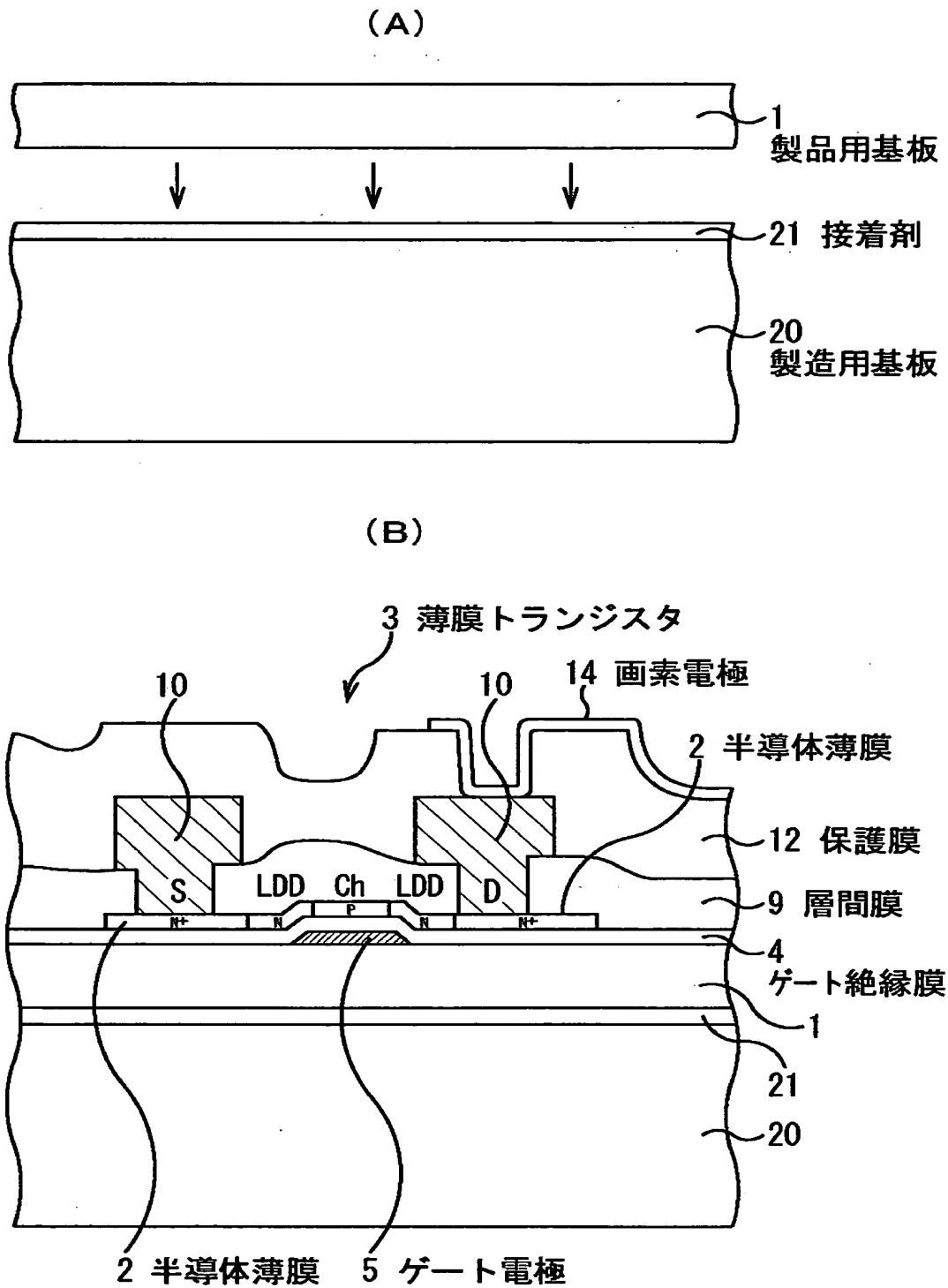
【符号の説明】

1・・・製品用基板、2・・・半導体薄膜、3・・・薄膜トランジスタ、4・・・

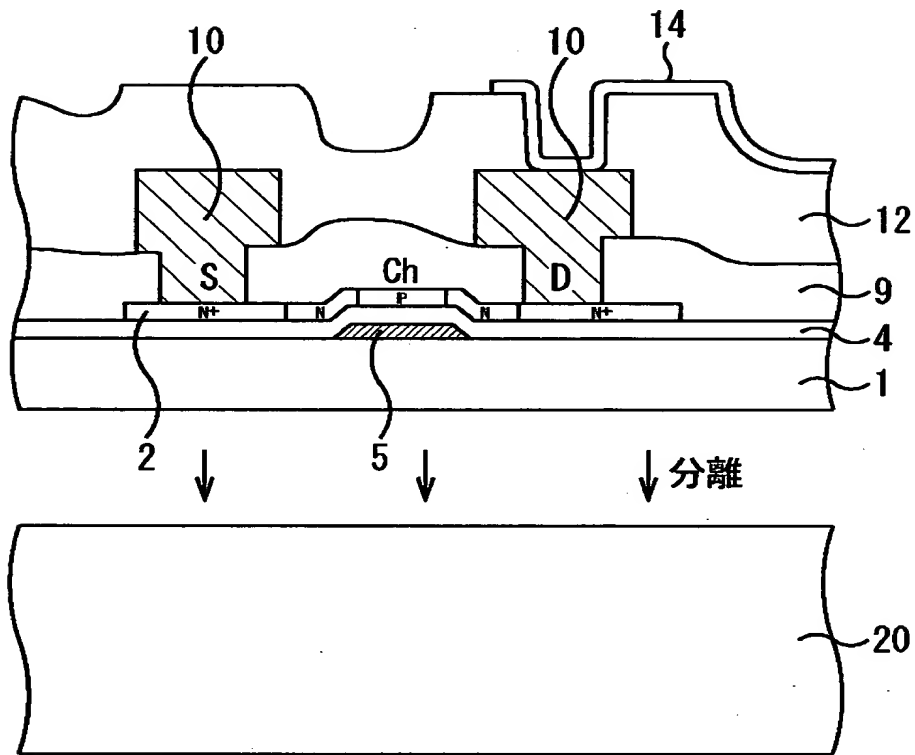
・ゲート絶縁膜、5・・・ゲート電極、14・・・画素電極、20・・・製造用
基板、21・・・接着剤

【書類名】 図面

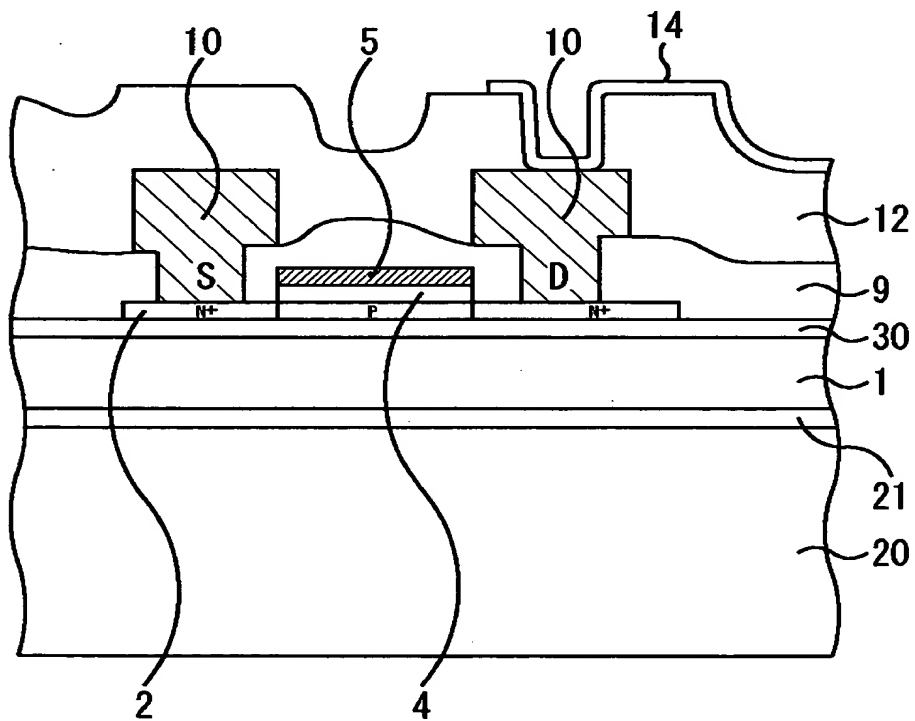
【図 1】



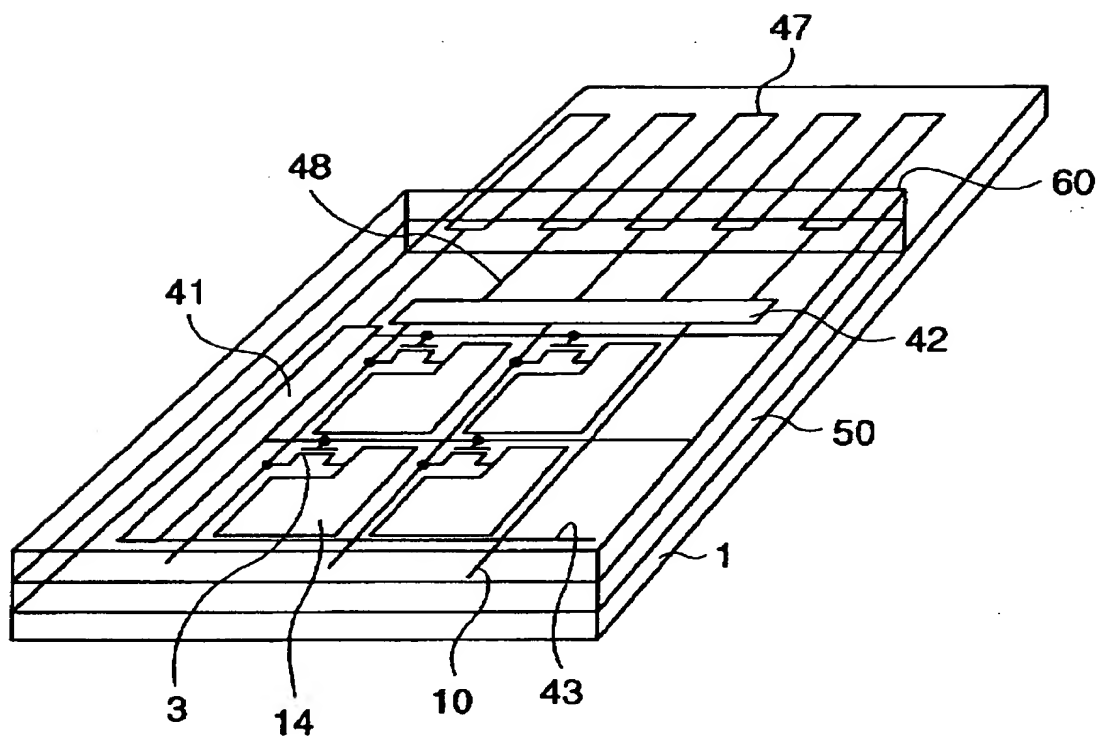
【図 2】



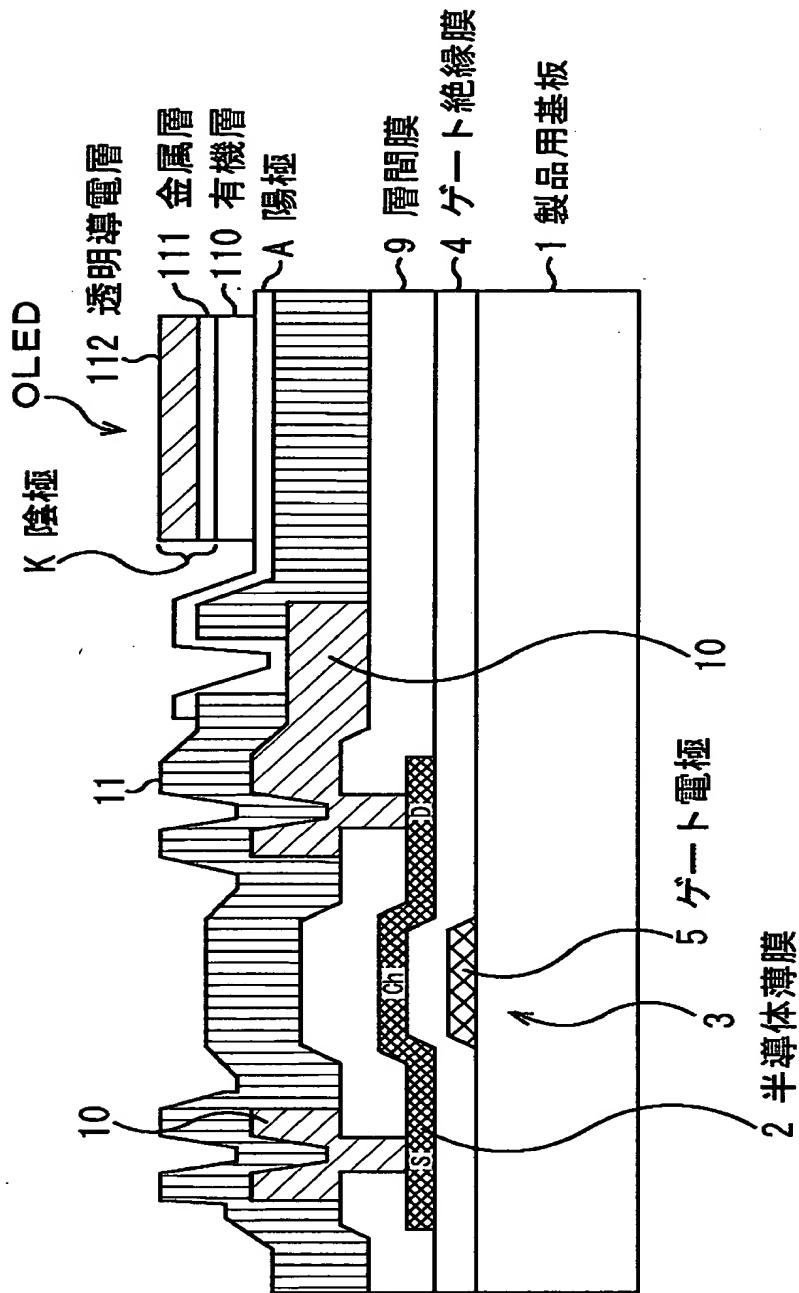
【図 3】



【図 4】



【図5】



【書類名】 要約書

【要約】

【課題】 薄膜半導体装置の製造用及び製品用に適した基板を提供する。

【解決手段】 先ず、準備工程で、薄膜トランジスタ 3 を形成するプロセスに耐え得る特性を有する製造用基板 2 0 及び薄膜トランジスタ 3 を直接搭載するに適した特性を有する製品用基板 1 を準備する。次に接着工程を行ない、製品用基板 1 を裏から支持するために製造用基板 2 0 を製品用基板 1 に接着する。続いて形成工程を行ない、製造用基板 2 0 によって補強された状態で製品用基板 1 の表面に少なくとも薄膜トランジスタ 3 を形成する。最後に、分離工程を行ない、使用済みとなった製造用基板 2 0 を製品用基板 1 から分離する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社